

矽光子前瞻技術研發 與應用計畫

計畫期程：115 年 06 月 01 日至 118 年 05 月 31 日

計畫徵求說明會

召集人：陽明交通大學 劉柏村 教授

共同召集人：陽明交通大學 鄒志偉 教授

2025/12/24

政策依據

AI
新十大建設

五大信賴產業

X

T 晶創臺灣

AI TECHLLIND

推動臺灣成為
「全球AI的影響力中心」

矽光子技術居全球AI先進封裝領先群關鍵地位

推動國政願景
「打造臺灣成為人工智慧之島」

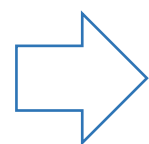
研發高速運算及矽光子技術
加速光電轉換速度

背景介紹

矽光子CPO：解決AI頻寬與能效瓶頸的關鍵技術

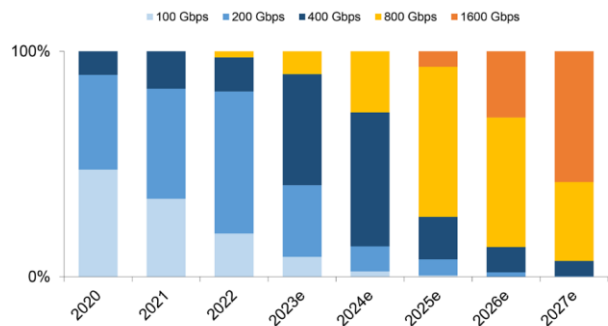
融合光學高速與矽製程成熟度，驅動低功耗、高整合的次世代運算與通訊技術

高頻寬
需求



800 Gbps
1600 Gbps

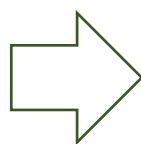
Migration to High-Speeds in AI Clusters (AI Back-End Networks)



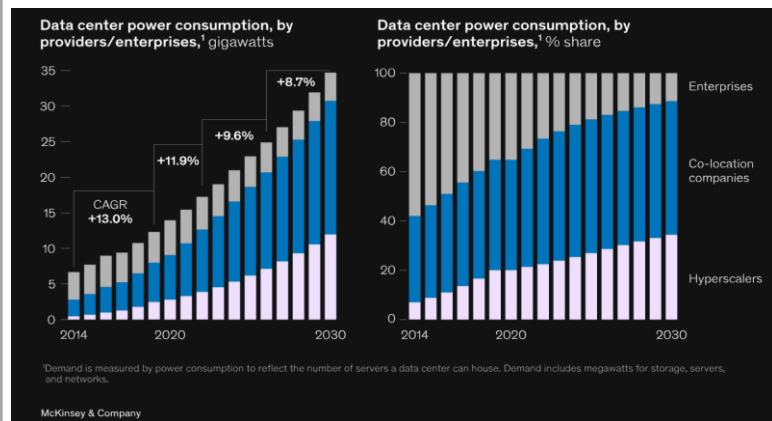
* Includes both Ethernet and InfiniBand
* Source: Dell'Oro Group AI Networks Report December 2023



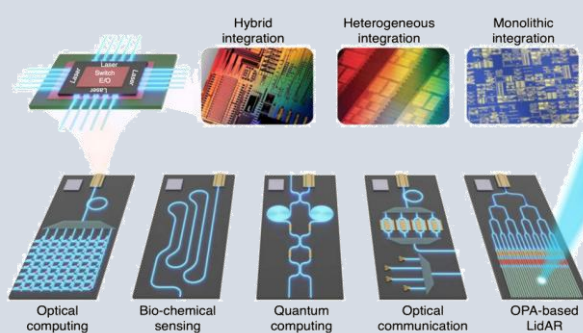
高能耗
挑戰



資料中心電力需求
年增約 10%



解決方案：矽光子CPO



PPA metrics :
Reduce Power
Improve Performance
Shrink Area

RCP metrics
Enhance Reliability
Lower Cost
Future Promise

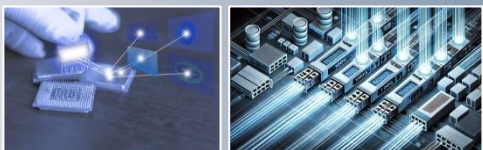
資料來源：

https://www.find.org.tw/indus_trend/browse/f6ce37af0a453a50b1cf898bc7e02db5
<https://www.digitalinformationworld.com/2023/07/the-energy-crunch-ai-data-centers-and.html>
<https://www.nature.com/articles/s41377-022-01040-y>
 Roadmapping the Next Generation of Silicon Photonics

市場預測

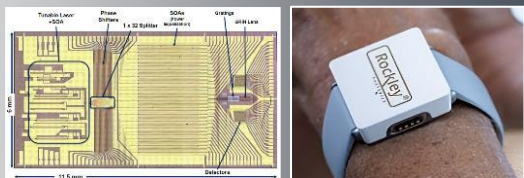
根據 Yole Group 於2024年發布的 Silicon Photonics 報告顯示，光子積體電路(PIC)在2024至2029年間的複合年均成長率(CAGR)達**43%**。

連接



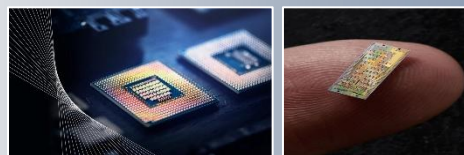
-用於數據交換的光連接-

傳感



-環境或物體識別光學感測-

運算

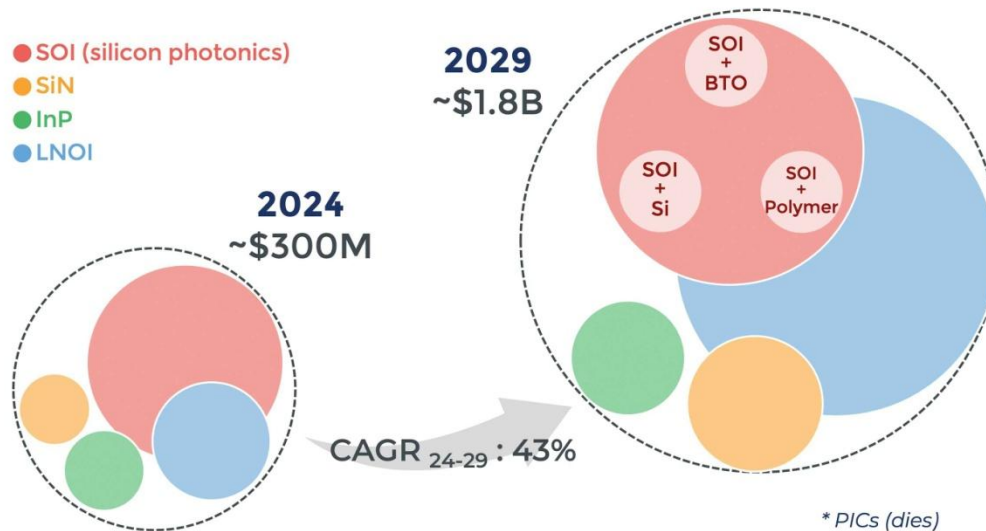


-AI運算及量子應用-

驅動力

PIC MARKET REVENUE* FORECAST: BY TECHNOLOGY PLATFORM, 2024 VS. 2029

Source: Silicon Photonics - Focus on SOI, SiN, and LNOI platforms report, Yole Intelligence, 2024



www.yolegroup.com | ©Yole Intelligence 2024

資料來源：<https://www.yolegroup.com/press-release/silicon-photonics-accelerating-growth-in-the-race-for-high-speed-optical-interconnects/>

跨部會合作啟動矽光子技術布局

打造全球領先矽光子生態系，推動臺灣高科技產業升級

矽光子技術研發 + 驗證平台建置 + 設備自主供應與材料鏈整合



-矽光子先進技術-

補助跨校跨域研發團隊，發展矽光子光連結、光感測、光運算以及異質整合與應用等關鍵技術。

提升
國際競爭力



-促進產業鏈成形-

打造全球首座支援448Gbps矽光子共封裝與整合晶片測試平台。

加速
技術商品化



-國內矽光子供應鏈自主能力-

建立製程端所需設備技術自主供應
建立CPO材料供應鏈自主能力

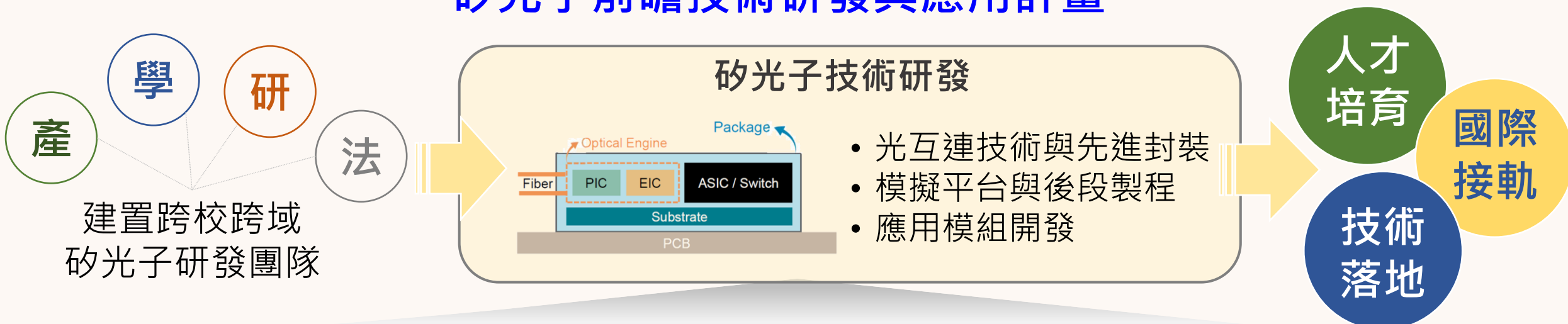
補齊
產業鏈缺口

晶片驅動-加速矽光子
技術自主及產業鏈成型

計畫目標

完善國內研發生態系、促進產學研資源整合與應用發展、培育跨域人才

矽光子前瞻技術研發與應用計畫



NIAAR 國家實驗研究院
NATIONAL INSTITUTES OF APPLIED RESEARCH

矽光子製程服務與平台支援

- 220nm厚度Si層為基礎的SOI矽光子(iSiPP)製程
- 300-400nm厚度SiN層為基礎的製程

徵案規劃

徵求研究項目分為4大項目，所有申請計畫皆須包含**項目(1)「光連結應用模組開發」**，並且亦必須包含**項目(2)至項目(4)之中一項以上**的研究項目。

1 **高速 — 低功耗**
光連結應用模組開發

下一代先進共同封裝光學(CPO)
光引擎之研發與驗證





技術
領先

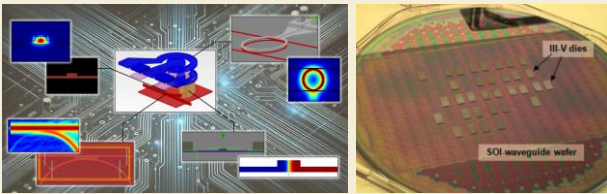
+

場域
驗證

2 光感測與光運算
應用模組開發



3 模擬平台與
後段製程



4 用於共封裝光學
之先進封裝技術



研究項目1、光連結應用模組開發(必須包含)

- ✓ 推動下一代先進共同封裝光學(Co-Packaged Optics, CPO)光引擎(optical engine)之研發與驗證，展示高速、低功耗之光連結技術，以支援資料中心與AI運算等應用需求。
- ✓ 申請團隊必須**實際展示系統之封裝整合**，可選擇展示矽光子晶片與積體電路晶片之整合，亦或可選擇展示矽光子晶片與光纖陣列、雷射光源、異質調變器、或異質光偵測器之封裝整合。

技術里程碑

1

FY115

FY116

FY117

光連結收發
模組傳輸率

完成**3.2Tb/s**光
收發模組設計

- 完成**3.2Tb/s**光收發模組驗證
- 並完成**6.4Tb/s**關鍵核心元件設計，或完成單通道**400Gb/s**關鍵核心元件設計

- 完成**3.2Tb/s**光收發系統封裝與測試
- 並完成**6.4Tb/s**關鍵核心元件驗證，或完成單通道**400Gb/s**關鍵核心元件驗證

研究項目2~4 (必須包含一項以上)

申請團隊需自行定義**三年具體目標**，需等同於或優於目前市場或學術領導技術(state-of-the-art)之規格，並需自行具體定義如何於**應用場域實證展示**其成果。

2 光感測與光運算 應用模組開發

光感測

開發具量產能力的干涉型或光譜型感測晶片，應用於：

- 環境監測
- 精密製程控制
- 距離姿態測量
- 生醫化學檢測等

光運算

- 光學矩陣運算
- 卷積神經網路(CNN)加速器
- 量子運算晶片
- 全光交換等

3 模擬平台與後段 製程

模擬平台

- 建立涵蓋電、熱、高頻與光學模擬的一體化協同設計平台
- 結合製程實測數據優化PDK與元件模型庫(Device Library)

後段製程

- 覆晶黏合、晶片黏合
- 微轉置列印與微光學透鏡等技術
- 高可靠度III-V材料或非線性材料如LiNbO₃與矽基平台異質整合
- 外掛雷射與其整合技術

4 用於共同封裝光學 之先進封裝技術

- 先進光纖與矽光子晶片對接技術
- 多通道光纖陣列高精度封裝
- 可拆卸式光纖連接器
- 矽光子中介層與PCB聚合物波導整合
- 3D光子積體電路與光學導孔(Optical Via)製程

國際競爭力評比

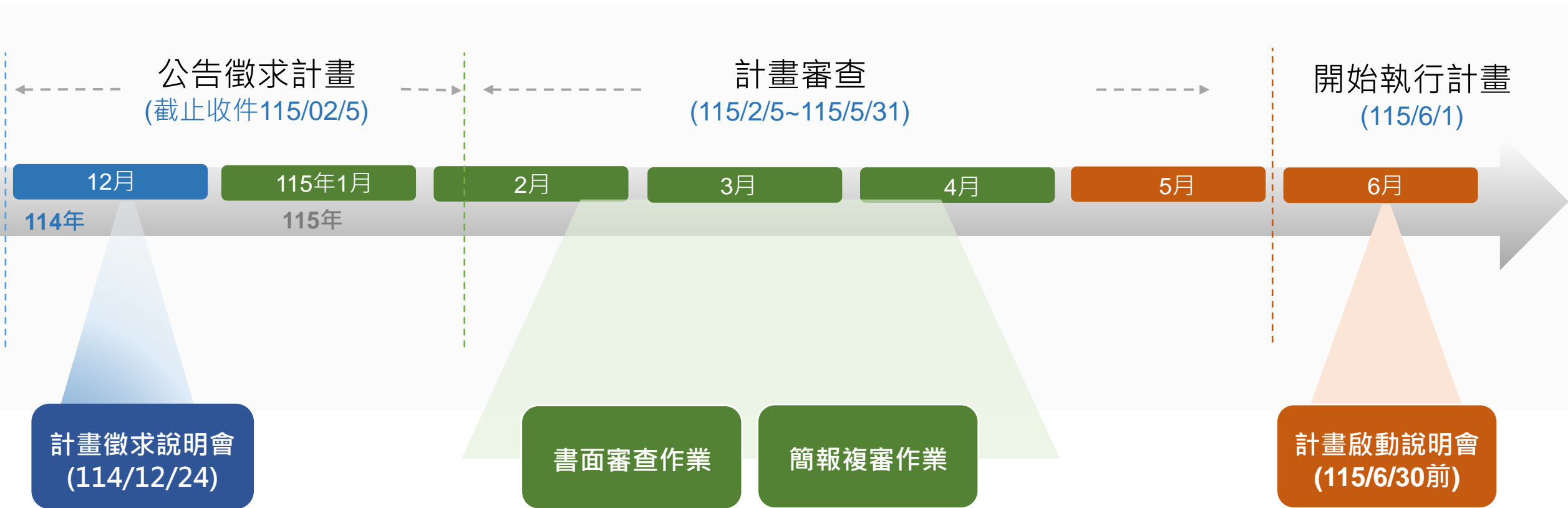
	Intel (2024)	Broadcom (2024)	Nvidia (2025)	本計畫目標 (全程)
光連結收發器模 組傳輸速率	1.6 Tbps	3.2 Tbps	3.2 Tbps	6.4 Tbps
模組能源效率	6 pJ/bit	5 pJ/bit	5 pJ/bit	5 pJ/bit
封裝與互連技術	Co-packaged Switch原型	光引擎OSFP 模組	與GPU整合 之CPO模組	多通道光纖陣列 3D PIC(光學導孔)
製程平台	自有矽光子製程	商用光模組製程	晶圓廠製程	後段製程與 封裝技術
測試能力	實驗室模組驗證	產品化測試流程	晶圓級自動化 測試平台	實驗室模組驗證

計畫時程規劃

計畫時程：專案須規劃申請**3年期**計畫，自**115年6月1日至118年5月31日**。

研究型別：申請多年期(115/6/1~118/5/31)**單一整合型**研究計畫為限。

申請經費：每年不超過**2500萬元**。



計畫書撰寫注意事項

目標導向

說明研發**目標技術**、國內外發展現況及技術競爭力比較，提出具體**產業應用規格**作為開發依據。陳述各年度研發目標、規劃藍圖(Roadmap)、國內外現況分析、預期量化技術指標及達成該指標的執行策略。

資源整合

整合校內外研發能量，善用國內法人(如**TSRI**、**工研院**等)平台之製程、量測與設備資源，提高技術驗證與量產可行性，逐步建立設計、製程、封裝與測試的跨域矽光子生態系。

產學研合作

強化產學合作、落實產業應用為目標，故需要有**業界**與**法人單位**參與實質合作，尤其是光電晶片設計公司或光電系統應用公司。技術落地與銜接至產業應用之具體措施。與產業界合作模式包括派員參與計畫執行、合作企業提供經費、設備供計畫使用等方式。

製程規劃 設備共用

應針對各功能模組晶片，說明可能**採用的製程平台**及備用解決方案。購置單價新台幣1,000萬元(含)以上之設備，需透過國研院臺灣半導體研究中心(TSRI)所建置**設備共享**平臺及預約介面，使全台產學研團隊皆預約使用。

計畫申請注意事項(1/2)

單一整合型 研究計畫

- 每一整合型計畫需含**總計畫**與至少**3項**子計畫，以不超過六個為原則。
- 總計畫主持人**須同時主持1項子計畫**，僅總計畫主持人列入本會專題研究計畫件數計算。
- 本計畫申請人須組成**跨校跨域之整合型研發團隊**，結合國內矽光子設計、製程、封裝與應用等關鍵能量推動具系統整合效益之研發合作。
- 參與團隊應包含**至少三所(含)以上之不同申請學校(不含法人研究機構)**，並與**法人研究機構、產業聯盟或業界**建立實質合作機制，以有效鏈結與運用國內既有研發與設備資源。

研究 主持費

- 本專案之總計畫及子計畫主持人，本會得核給研究主持費最高每個月新台幣**30,000元**，計畫執行期間僅得支領**1份**研究主持費。
- 總/子計畫主持人於計畫執行期間僅得支領**1份**研究主持費，同一執行期限若同時執行**2件**以上，以最高額度計算，並得於不同計畫內採差額方式核給。

審查 核定

- 審查方式包括初審及複審，如有必要將安排計畫申請人簡報計畫內容，審查未獲通過者，恕無申覆機制。**本會得依專家審查意見，調整計畫內容、經費及團隊組成**。必要時，得要求特定子計畫進行跨案整併或併入其他整合型計畫後始予核定。
- 業經審查通過，**計畫執行期間每年進行成果考評，依審查結果核定次年度經費**；年度計畫結束前**2個月**交期中報告，依規定進行書面審查或會議審查或實地訪查。

計畫申請注意事項(2/2)

人力與資源配置

國科會工程處115年度分別推動「**矽光子前瞻技術研發與應用計畫**」、「**高效能晶片關鍵技術與創新應用計畫**」及「**高效能化合物半導體前瞻技術研究計畫**」計畫徵求，為確保三項專案間人力與資源配置之合理性，並促進學研團隊有效投入具代表性與互補性的研究主題，相關申請規範如下，並填寫**聲明書**。

- 研究人員得以整合型計畫之總計畫主持人或子計畫主持人身分參與申請，但其參與身分不得超過下列任一組合(**至多申請兩項專案**)：

- 擔任一整合型計畫之總計畫主持人，並同時擔任另一整合型計畫之一個子計畫主持人。
- 擔任兩個不同整合型計畫之各一個子計畫主持人。
- 除上述情形外，不得再同時擔任其他總計畫或子計畫主持人職務。
- 上述限制適用於同一專案內及不同專案間，以避免重複申請或職務重疊。

- 若計畫團隊成員或計畫內容於同一專案內或不同專案間具有高度重疊性，此部分將納入計畫審查與評分之重要考量。



本表旨在了解跨團隊及跨專案參與情形，若為**未參與『本件申請計畫』以外之任何團隊計畫，則填寫『無』。**

計畫項目	主持人姓名	主持人簽名	矽光子前瞻技術研發與應用計畫	高效能晶片關鍵技術與創新應用計畫	高效能化合物半導體前瞻技術研究計畫
總計畫	王大明	(簽名)	例：於「矽光子前瞻技術研發與應用計畫」-「XXX」計畫擔任子計畫二主持人	無	無
子計畫一		(簽名)	無	例：於「高效能晶片關鍵技術與創新應用計畫」-「XXX」計畫擔任總計畫主持人	無
子計畫二		(簽名)	無	例：於「高效能化合物半導體前瞻技術研究計畫」-「XXX」計畫擔任子計畫三主持人	無
子計畫三		(簽名)	無	無	無
子計畫四		(簽名)	無	無	無
子計畫五		(簽名)	無	無	無
子計畫六		(簽名)	無	無	無

請針對表列三項專案，填寫您『非本件申請計畫』參與的具體情形(含跨專案、或同一專案內之不同團隊計畫)。若您參與其他團隊計畫，請註明專案名稱、計畫名稱及職稱；若未參與本件申請計畫以外之其他計畫，則填寫「無」。

計畫審查重點

審查重點



- 01 計畫提案之企圖心與本計畫欲建構高效能矽光子與異質整合平台
- 02 技術可行性：三年整體規劃藍圖(Roadmap)及執行內容
- 03 聚焦光連結、光感測、光運算等核心技術與應用
- 04 新穎性與學術研究卓越
- 05 計畫主持人之執行力
- 06 落實產學研密切結合之目標，提出具體產業應用規格
- 07 跨校跨域整合效益與資源
- 08 製程規劃：說明晶片模組可能採用的製程平台及解決方案
- 09 強化在高速光電晶片與關鍵光連結技術之研發能量

報告完畢 敬請指教!

積極推動，持續發想
提供學者發揮專業的舞台

Thank You

 **NSTC** 國家科學及技術委員會
National Science and Technology Council

計畫收件截止日：115年2月5日(星期四)